

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-229281

(P2003-229281A)

(43)公開日 平成15年8月15日(2003.8.15)

(51)Int.Cl.⁷

H 05 B 33/22
33/10

識別記号

F I

テマコト(参考)

H 05 B 33/22
33/10

Z 3 K 0 0 7

審査請求 未請求 請求項の数4 O L (全9頁)

(21)出願番号 特願2002-25754(P2002-25754)

(22)出願日 平成14年2月1日(2002.2.1)

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(72)発明者 薄田 真人

東京都中央区日本橋一丁目13番1号 ティー
ーディーケイ株式会社内

(72)発明者 三橋 悅央

東京都中央区日本橋一丁目13番1号 ティー
ーディーケイ株式会社内

(74)代理人 100082865

弁理士 石井 陽一

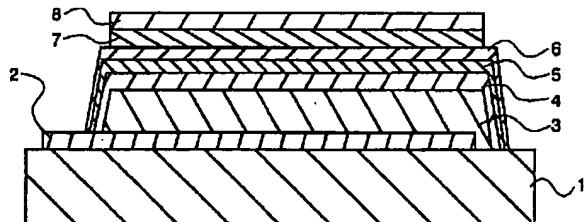
最終頁に続く

(54)【発明の名称】 EL素子およびその製造方法

(57)【要約】

【課題】 低い電圧で駆動可能な高輝度かつ高い信頼性を有するELディスプレイを実現する。

【解決手段】 粉体焼成法により形成された厚膜誘電体層3と、薄膜誘電体層6と、これらの誘電体層3、6間に蛍光体薄膜5を有するEL素子であって、前記薄膜誘電体6と透明電極8の間に酸化亜鉛(ZnO)を主成分とするバッファ層7を有する構成のEL素子およびその製造方法とした。



【特許請求の範囲】

【請求項 1】 粉体焼成法により形成された厚膜誘電体層と、薄膜誘電体層と、これらの誘電体層間に蛍光体薄膜を有するEL素子であって、前記薄膜誘電体と透明電極の間に酸化亜鉛（ZnO）を主成分とするバッファ層を有するEL素子。

【請求項 2】 前記薄膜誘電体層と酸化亜鉛（ZnO）を主成分とする薄膜とを合わせた厚さが、0.3μm以上である請求項1のEL素子。

【請求項 3】 前記蛍光体薄膜が熱処理されている請求項1または2のEL素子。

【請求項 4】 粉体焼成法により形成された厚膜誘電体層と、薄膜誘電体層と、これらの誘電体層間に蛍光体薄膜を有するEL素子の製造方法であって、前記薄膜誘電体と透明電極の間に酸化亜鉛（ZnO）を主成分とするバッファ層を有し、このバッファ層を形成した後に蛍光体薄膜を熱処理するEL素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄型でかつ平板状の表示手段として好適に用いられるEL（エレクトロルミネセンス）素子に関する。

【0002】

【従来の技術】エレクトロルミネセンス（電界効果）という現象を応用した無機物質からなる発光層を有する薄膜EL素子は、発光デバイスとして平面薄型ディスプレイに用いられている。

【0003】薄膜EL素子の発光色は、その素子のもつ発光層の材料によって定まる。従来から、発光層の材料として、母体材料にはZnS、CaS、SrS等が選ばれ、発光中心材料には、例えば遷移金属元素群の中から選ばれている。

【0004】これらの組み合わせにより、ZnS:Mn等を用いた黄色発光素子、ZnS:Tb等を用いた緑色発光素子、CaS:EuあるいはZnS:Sm等を用いた赤色発光素子、およびSrS:Ce或いはZnS:Tm等を用いた青色発光素子等が知られている。

【0005】また、白色発光素子としては、SrS:Ce, EuあるいはZnS:Pb等の単膜発光層や、SrS:Ce/CaS:Eu、あるいは特開昭62-74986号公報に開示されているSrS:Ce/ZnS:Mn等の積層発光層等が知られている。

【0006】しかしながら、上述の発光素子のうち、実用化されているものはZnS:Mnを用いた黄色発光素子程度であり、他の発光素子については十分な発光輝度が得られておらず、特に青色発光素子では未だ実用化には至っていないのが現状である。

【0007】ELディスプレイの発展を妨げているのは、高輝度で色純度の高い青色発光素子ないし白色発光

素子が見つかっていない点にある。

【0008】フルカラーディスプレイや、現在実用化されているZnS:Mnを用いた黄色発光素子を利用して白色発光素子を得ようとすると、3元色の1つであり、黄色発光の補色である青色発光素子の高性能化が必要になってくる。

【0009】上述の特開昭62-74986号公報に開示された白色発光素子は、SrS:Ceの性能が劣っており、やや緑がかった青色を呈するので、全体的に緑がかった白色を呈してしまう。

【0010】高性能の青色発光素子が実現すれば、ZnS:Mnを用いた黄色発光素子と組み合わせることにより、高性能の白色発光素子も実現できる。

【0011】青色発光のための有望な蛍光物質として、SrSが知られている。IDW(International Display Workshop)1997 X.Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596には、SrSを用いたELディスプレイについての検討がなされている。

【0012】この文献では、SrSにCeをドープして安定性を向上させると共に、SrSの劣化を防止する有効な手段として酸素からの汚染を防止し、高純度のSrS発光層を形成するために、H₂S雰囲気下で電子ビーム蒸着法により発光層を形成する手法が有効である旨記載されている。また、形成された発光層を、窒素雰囲気下、600°C以上の温度でアニールすることにより、良好な発光特性が得られる旨記載されてる。

【0013】しかし一般的なEL素子ではガラス基板、ITO薄膜上に誘電体層、発光層が形成されるため、600°C以上の高温アニールはガラス基板、ITO薄膜の耐熱性が不充分であるため、実用化には至っていない。

【0014】そこで、特開平7-50197号公報のELディスプレイでは、耐熱性セラミック基板上に、銀/プラチナ等の厚膜導体ペーストを印刷、焼成した後PbNbO₃、BaTiO₃、SrTiO₃、PbTiO₃等の厚膜誘電体ペーストを印刷、焼成することにより発光層の下地を形成している。これらの厚膜焼成導体および誘電体は850°Cから1000°C以上の高温で焼成されるため、その後の発熱体形成および高温熱処理に充分耐え得る耐熱性を有する。

【0015】また、上記公報では厚膜焼成誘電体の表面を平坦化し、その後に続く薄膜プロセスで形成される発光層および上部誘電体層の絶縁耐圧を確保する方法が開示されている。

【0016】通常の焼成後の厚膜セラミックの表面は1μm以上の表面粗さを有し、その上に1μm程度以下の厚さを有する薄膜を形成しても、均一にその表面を被覆することは困難であり、膜厚方向に電界が印加されると低電界でも絶縁破壊にいたる場合が多い。充分な絶縁耐圧を得るために薄膜の膜厚を下地の表面粗さ以上に充

分厚くするか、あるいは下地の表面を平坦化することが必要である。上記E Lディスプレイでは焼成後の誘電体セラミック表面に、P b, Z r, T iを含むゾルをスピノーティング等の手法により塗布した後、空気中で600°C、30分の加熱をすることにより、2~3μmのP Z T層を形成している。そのP Z T層の表面は、スクリーン印刷されて焼結された第1誘電体層の表面よりも著しく滑らかであることが観察されたと記されている。

【0017】上記第1誘電体層上に第2誘電体層を重ねて形成した厚膜誘電体層の合成誘電率は、約2000と

$$V = E_1 \times d_1 + E_2 \times d_2 + E_3 \times d_3$$

この場合、E 1 は厚膜誘電体層内の電界、E 2 は蛍光体層内の電界、E 3 は上部薄膜誘電体層内の電界、d 1 は厚膜誘電体層の厚さ、d 2 は蛍光体層の厚さ、d 3 は上部薄膜誘電体層の厚さである。ただし式1は蛍光体が発光を開始する電圧V_{th}よりも低い電圧において成り立つが、例えば図9に示すように、しきい値電圧V_{th}よりも高い電圧においては蛍光体がブレークダウンし、電流が

$$k_1 \times E_1 = k_2 \times E_2 = k_3 \times E_3$$

ここで、k 1 は厚膜誘電体層の誘電率、k 2 は蛍光体層の誘電率、k 3 は上部薄膜誘電体層の誘電率をそれぞれ示している。

【0020】二重絶縁型E L素子の発光機構として、一般的に認められている過程を簡単に説明する。蛍光体層と誘電体層の界面に蓄積された電子が1MV/cm程度の高電界で蛍光体層内部へ注入され、電界から高い運動エネルギーを獲得して加速され、発光中心と直接に衝突してエネルギーを与える。発光中心はこのエネルギーにより励起あるいは電離されて高いエネルギー状態へ遷移し、一定寿命の後の緩和過程の際、そのエネルギーを発光の形で外部に放出する。

【0021】したがって、E L素子の発光には1MV/cmの電界が蛍光体層に印加されることが必要である。

【0022】式(2)において、E 2 をE L発光に必要な電界 1×10^6 V/cmとし、k 1, k 2, k 3 にそれぞれ1000, 10, 5を代入した場合、E 1 およびE 3 は、それぞれ 1×10^4 V/cm、 2×10^6 V/cmとなり、厚膜誘電体層には蛍光体層、上部薄膜誘電体層と比較すると1/100の電界しか印加されないことがわかる。

【0023】また式(1)において厚膜誘電体層の厚さを30μm、蛍光体層の厚さを1.0μm、上部薄膜誘電体層の厚さを0.1μmとした場合、発光開始にかかる電圧V_{th}は150Vとなる。前述した通り、各層の膜厚構成は、各層の誘電率と、所望するV_{th}(通常はロウ側ドライバーICの性能で制限される)および各層の絶縁耐圧等を考慮して設計することが可能である。通常、E Lディスプレイに使用されるドライバーICではV_{th}は180V以下を想定されており、消費電力の面でも駆動電圧は低い方が望ましい。

従来のT F E Lに採用されている薄膜誘電体層と比較すると2桁以上高い。上記厚膜誘電体層上に比誘電率10の蛍光体層および上部薄膜誘電体層を形成し、二重絶縁型E L素子を作製する場合には、厚膜誘電体層、蛍光体層および上部薄膜誘電体層の膜厚構成は、各層の誘電率と駆動電圧を考慮して設計する必要がある。

【0018】例えば図8に示すように、厚膜誘電体層、蛍光体層および上部薄膜誘電体層を直列に接続されたキャパシタCLD, CP, CUDと仮定すると、3つのキャパシタ全体に加わる電圧Vは式(1)により定められる。

(1)

過渡的に流れるため式(1)は成り立たない。なお、図9はE L素子に加える電圧と電流の関係を示したものである。

【0019】また、異なる誘電率を有するキャパシタが直列に接続された場合、式(2)の関係が成り立つことが知られている。

(2)

【0024】一方、高輝度E L発光を得るために、前述したとおり蛍光体薄膜を成膜した後に大気中で600°C程度の高温熟処理が必要である。ところが、高温熟処理により、硫化物である蛍光体が酸化されると硫酸塩が生成し、イオン化されやすい構造となる。酸化された硫化物蛍光体E L素子を高電圧で駆動させると、硫酸系のガス等が発生し輝度の低下をはじめ薄膜の剥離等の不具合を引き起こすことが確認されている。

【0025】熟処理時の酸化を防止するためには、蛍光体上に0.3μmよりも厚い上部薄膜誘電体を形成した後に熟処理を施すことが有効であり、上述した不具合の発生を抑制することは可能である。しかし、比誘電率5の上部誘電体の膜厚を0.1μmから0.3μmに増やすことにより、発光開始電圧V_{th}は150Vから190Vに増大し、通常のドライバーICでは駆動できないという問題が発生する。

【0026】さらに、蛍光体層に注入される電荷量は厚膜誘電体層と上部薄膜誘電体層の合成容量に比例するので、誘電率の低い上部薄膜誘電体層を厚くすると合成容量が小さくなるため輝度は著しく低下する。

【0027】したがって、高誘電率厚膜誘電体と低誘電率上部薄膜誘電体とで蛍光体を扶持してなるE Lディスプレイでは、低電圧駆動下で高輝度発光を得るために上部薄膜誘電体を極力薄くすることが望ましいが、高い信頼性を得るために上部薄膜誘電体層を厚くすることが必要になるため、輝度と信頼性を両立することが著しく困難であった。

【0028】

【発明が解決しようとする課題】本発明の目的は、低い電圧で駆動可能な高輝度かつ高い信頼性を有するE Lディスプレイを実現することである。

【0029】

【課題を解決するための手段】すなわち、上記目的は以下の構成により達成される。

(1) 粉体焼成法により形成された厚膜誘電体層と、薄膜誘電体層と、これらの誘電体層間に蛍光体薄膜を有するEL素子であって、前記薄膜誘電体と透明電極の間に酸化亜鉛(ZnO)を主成分とするバッファ層を有するEL素子。

(2) 前記薄膜誘電体層と酸化亜鉛(ZnO)を主成分とする薄膜とを合わせた厚さが、 $0.3\mu m$ 以上である上記(1)のEL素子。

(3) 前記蛍光体薄膜が熱処理されている上記(1)または(2)のEL素子。

(4) 粉体焼成法により形成された厚膜誘電体層と、薄膜誘電体層と、これらの誘電体層間に蛍光体薄膜を有するEL素子の製造方法であって、前記薄膜誘電体と透明電極の間に酸化亜鉛(ZnO)を主成分とするバッファ層を有し、このバッファ層を形成した後に蛍光体薄膜を熱処理するEL素子の製造方法。

【0030】

【発明の実施の形態】本発明のEL素子は、少なくとも耐熱性基板上に導体層、厚膜誘電体層、蛍光体層、上部薄膜誘電体層、透明電極層が順次形成されているEL素子であって、上部薄膜誘電体層と透明電極層との間に酸化亜鉛を主成分とする薄膜が形成されているものである。

【0031】このような酸化亜鉛を主成分とするバッファー層を設けることにより、発光層の酸化、輝度低下を防止し、上部誘電体層、電極層の剥離を防止して、高輝度で信頼性の高い素子が得られる。

【0032】バッファー層の主成分である酸化亜鉛は、通常、 ZnO の化学量論組成で存在するが、O量は多少偏倚していてもよい。

【0033】また、副成分としてAl等の金属元素がドーピングされていてもよい。Alは、 ZnO のZnサイトに置換する形で取り込まれている。Al等の金属元素をドープすることにより、Alがドナーとなり、比抵抗を低減させることができる。

【0034】Al等の金属元素のドーピング量としては、 ZnO に対して好ましくは1～5原子%、より好ましくは1.5～3原子%程度である。

【0035】 ZnO バッファー層は、スパッタ法、EB蒸着法等により形成することができるが、良好な被覆性が得られること等の点からスパッタ法が好ましい。

【0036】また、 ZnO にAlをドーピングする方法としては、 ZnO 粉体と Al_2O_3 粉体の混合物の圧縮焼結体ターゲット(あるいは蒸着ソース)を使用等すればよい。

【0037】バッファ層の膜厚としては、薄すぎると発光層の保護効果が得られず、厚すぎると発光効率が低下

することから、好ましくは50～500nm、特に100～300nm程度がよい。

【0038】なお、バッファ層は、少なくとも発光層の発光に直接寄与する領域を保護すればよい。このため、少なくとも発光層の画素となる領域の上に製膜されていることが必要である。

【0039】基板としては、絶縁性を有し、その上に形成される導体層、厚膜誘電体層を汚染することなく、所定の強度を維持できるものであれば特に限定されるものではない。具体的には、アルミナ(Al_2O_3)、フォルステライト($2MgO \cdot SiO_2$)、ステアタイト($MgO \cdot SiO_2$)、ムライト($3Al_2O_3 \cdot 2SiO_2$)、ベリリア(BeO)、窒化アルミニウム(AlN)、窒化シリコン(SiN)、炭化シリコン($SiC + BeO$)等のセラミック基板を挙げることができる。これらの耐熱温度はいずれも1000℃以上である。これらのなかでも特にアルミナ基板が好ましく、熱伝導性が必要な場合にはベリリア、窒化アルミニウム、炭化シリコン等が好ましい。またガラスとセラミックの複合材料であるガラス/セラミクス(結晶化ガラス)を用いることもできる。

【0040】基板として用いる材料は、EL素子の各層の形成温度、EL素子のアニール温度に耐えうる耐熱温度ないし融点が600℃以上、好ましくは700℃以上、特に800℃以上のものが好ましい。

【0041】また、このほかに、石英、熱酸化シリコンウエハー等、チタン、ステンレス、インコネル、鉄系などの金属基板を用いることもできる。金属等の導電性基板を用いる場合には、基板上に内部に電極を有した厚膜を形成した構造が好ましい。

【0042】導体層は、少なくとも基板側に形成され、その後に続く厚膜誘電体焼成、平坦化処理、発光層形成等の高温プロセスを経ても充分な導電性と、基板との密着強度を有し、かつ高温で厚膜誘電体層との反応(相互拡散)が生じ難い材料が好ましい。

【0043】導体層は、具体的には主成分としてパラジウム、ロジウム、イリジウム、レニウム、ルテニウム、白金、銀、金、タンタル、ニッケル、クロム、チタン等の通常用いられている金属電極を用いればよい。特に、一般的にチップコンデンサの電極に使用されているような耐熱性金属材料、たとえばAg/Pd、Ag/Pt、Pt、Ag/Pd/Cu、Au等の薄膜、厚膜を使用することができる。

【0044】導体層の厚さは下地の基板の表面粗さ、誘電体の焼成温度によって最低膜厚が決まる。すなわち基板の表面の凹凸に追随して、連続的に被覆できる膜厚が必要であり、また誘電体焼成時に誘電体との反応により高抵抗化がおこらないだけの膜厚が必要である。

【0045】次に、厚膜誘電体層を形成する。この工程では上述したように基板材料との熱膨張係数差による、

クラックが発生しない高誘電率薄膜材料を選択する必要がある。

【0046】アルミナ基板を使用する場合にはPbNbO₃、PbTiO₃、PMN-Pt等の材料の中から選択することができる。一般的なチップコンデンサーに使用されているようなペーストを使用し、スクリーン印刷等の手法で塗布、乾燥を複数回行った後に大気中で850°Cで焼成することにより所定の厚さの薄膜誘電体層を形成することが可能である。

【0047】薄膜誘電体層の抵抗率としては、10⁸ Ω·cm以上、特に10¹⁰ ~ 10¹⁸ Ω·cm程度である。また比較的高い誘電率を有する物質であることが好ましく、その誘電率 ϵ としては、好ましくは $\epsilon = 100 \sim 1000$ 程度である。膜厚としては、5~50 μm が好ましく、10~30 μm が特に好ましい。

【0048】さらに必要に応じて薄膜誘電体層表面の微細なポアや凹凸を埋めて、平坦化するためにPZT系もしくはBTO系の溶液を塗布、焼成し薄膜誘電体層の表面に平坦化処理を施すことが望ましい。

【0049】次に、薄膜誘電体層が形成された基板上に蛍光体層を形成する。蛍光体層は、EB-蒸着法などにより形成することができる。

【0050】発光層の材料としては、例えば、月刊ディスプレイ'98 4月号 最近のディスプレイの技術動向 田中省作 p1~10に記載されているような材料を挙げることができる。具体的には、赤色発光を得る材料として、ZnS、Mn/CdSSe等、緑色発光を得る材料として、ZnS:TbOF、ZnS:Tb、ZnS:Tb等、青色発光を得るための材料として、SrS:Ce、(SrS:Ce/ZnS)n、CaGa₂S₄:Ce、Sr₂Ga₂S₅:Ce等を挙げることができる。

【0051】また、白色発光を得るものとして、SrS:Ce/ZnS:Mn等が知られている。

【0052】これらのなかでも、上記IDW(International Display Workshop)'97 X.Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596 で検討されている、SrS:Ceの青色発光層を有するELに本発明を適用することにより特に好ましい結果を得ることができる。

【0053】蛍光体層の膜厚としては、特に制限されるものではないが、厚すぎると駆動電圧が上昇し、薄すぎると発光効率が低下する。具体的には、蛍光体材料にもよるが、好ましくは100~1000 nm、特に300~800 nm程度である。

【0054】蛍光体層の形成方法は、上記IDWに記載されているように、ZnS:Mnの蛍光体層を形成する場合には、エレクトロンビーム蒸着法により形成すると、高輝度の発光を得ることができる。

【0055】蛍光体層の形成後、上部薄膜誘電体層を形

成する。薄膜誘電体（絶縁）層（第2の絶縁層）の構成材料としては、例えば酸化シリコン(SiO₂)、窒化シリコン(SiN)、酸化タンタル(Ta₂O₅)、チタン酸ストロンチウム(SrTiO₃)、酸化イットリウム(Y₂O₃)、チタン酸バリウム(BaTiO₃)、チタン酸鉛(PbTiO₃)、PZT、ジルコニア(ZrO₂)、シリコンオキシナイトライド(SiON)、アルミナ(Al₂O₃)、サイアロン(SiAlON)、ニオブ酸鉛、PMN-Pt系材料等およびこれらの多層または混合薄膜を挙げることができる。特にSiON、Al₂O₃、ATO(AlTiO)、SiAlONの単層もしくは多層膜を採用することがプロセス、安定性、絶縁耐圧特性、密着性の面で好ましい。

【0056】これらの材料で絶縁層を形成する方法としては、蒸着法、スペッタ法、CVD法、ゾルゲル法、印刷焼成法など既存の方法を用いればよい。この場合の絶縁層の膜厚としては、好ましくは50~1000 nm、特に100~500 nm程度である。

【0057】発光効率を向上させるためには、蛍光体を熱処理、つまり熱アニールすることが必要である。熱処理温度は蛍光体材料にもよるが、好ましくは450°C以上650°C以下である。熱処理雰囲気は不活性ガス雰囲気でも良いが、薄膜誘電体の還元を避けるためには空気中の熱処理が好ましい。上部薄膜誘電体形成後に空気中で熱処理を行うことにより、蛍光体層の著しい酸化は抑制されるので、高輝度発光は得られるが、蛍光体層はわずかながらも酸化されるため、長期間高電圧を印加し発光させると、上述した輝度低下や薄膜の剥離等の不具合が発生する。

【0058】この問題を解消するためには、上述したようにZnOを主成分とする導電性薄膜を形成した後に熱処理を施すことが好ましい。ZnOを主成分とする導電性薄膜だけでディスプレイに要求される抵抗値が得られない場合には、さらにその上にITO薄膜を形成し、透明電極層とすれば良い。

【0059】次いで、ホトリソグラフィーの手法を用い、透明電極層を所望するパターンに加工し、さらに必要に応じて透明電極層とパッド電極とを接続する配線を形成することによりELディスプレイパネルが完成する。

【0060】なお、上記例では、单一発光層のみの場合を例示して説明したが、本発明のEL素子はこのような構成に限定されるものではなく、膜厚方向に発光層を複数積層してもよいし、マトリクス状にそれぞれ種類の異なる発光層（画素）を組み合わせて平面的に配置するような構成としてもよい。

【0061】次に本発明の薄膜EL素子の製造工程について、図を参照しつつ説明する。

【0062】先ず、図2に示すように、所定の耐熱性および機械的強度を有する基板1の上に、Au系厚膜電極

ペーストを、スクリーン印刷法等により塗布する。電極ペースト塗布後、100～150℃程度の温度、空気雰囲気中で10～60分間の乾燥を行い、更にベルト炉を用いて800～900℃の温度、空気中で5～30分間の焼成を行うことにより下部電極層2を形成する。次いで、下部電極層2を通常のフォトリソグラフィーとウェットエッチング法等により、所定の幅と、スペースのライン状に加工し、ロウラインおよび取り出し電極パッドを形成する。

【0063】次いで図2、3に示すように、同様のスクリーン印刷法によりニオブ酸鉛系厚膜ペースト（例えばESL社製4210-C）を所定の厚さに印刷する。この時下部電極層2は、外部駆動回路に接続するための部分以外はこのパターンに覆われるように設計されている。

【0064】塗布後、下部電極層2と同様に大気中、100～150℃で乾燥した後、ベルト炉にて大気中、800～900℃の温度で5～30分間焼成し、厚膜誘電体層3を形成する。

【0065】焼成後の厚膜誘電体層3の表面は結晶粒径と同程度（～1μm）の粗さを有するため、その上に直接薄膜を積層しても、厚膜誘電体層3の表面を完全に被覆することは困難であり、膜厚方向に電界を印加すると、比較的低い電界強度でも絶縁破壊が起こってしまう。

【0066】そこで本発明においては、これらの表面粗さや段差による性能低下を回避するために次の工程を設けることが好ましい。

【0067】図4に示すように、PZT系溶液材料4を塗布、焼成し、下部電極層2の厚膜誘電体層3の全面にわたって所定の厚さに形成する。塗布は通常のスピニング法を使用し、通常のベルト炉で空気雰囲気中600～800℃程度で焼成する。この平坦化処理により表面の粗さを0.1μm以下、特に0.05μm以下とすることが可能となる。

【0068】次いで、図5に示すようにZnS:Mn発光層5をEB蒸着法により、600nmの膜厚に形成する。この際ZnS:Mnは、発光が必要な領域にのみマスク蒸着法により成膜する。

【0069】次いで、図6に示すように、同様のEB蒸着法により、Al₂O₃薄膜を図5に示した発光層5と同じ領域に、所定の厚さにマスク蒸着し、図6に示す上部誘電体層6を形成する。

【0070】その後、図7に示すようにDCスパッタ装置を使用し、ZnO:A1をターゲットとして、ZnO:A1バッファーレイ7を所定の膜厚に形成する。その後、通常のベルト炉を使用し、バッファーレイ7までが形成されたパネルを空気雰囲気中600～700℃、10～60分熟処理する。

【0071】さらにその後、図1に示すようにDCスパ

ッタ装置等を使用し、ITOからなる透明電極層8を形成する。

【0072】透明電極層8およびバッファーレイ7を、ロウラインを形成する下部電極層2と直交する、ライン状パターンに加工するために、通常のフォトリソグラフィーとウェットエッチング法等を使用し、所望の幅と、スペースのカラムラインを形成する。

【0073】また、図では示していないが、カラムラインと電極パッドを接続するためのA1/Crからなるメタル配線を形成する。

【0074】その後、封止ガラスを表示面側の表面に樹脂接着し、FPCにより外部駆動回路とパネルを電気的に接続し、黄橙色に発光するモノカラーELディスプレイが完成する。

【0075】本発明の薄膜EL素子は、通常、パルス駆動、交流駆動され、その印加電圧は80～250V程度である。

【0076】

【実施例】<実施例1>次に本発明の薄膜EL素子について、実施例を挙げてより詳細に説明する。

【0077】先ず、図2に示すように、所定の耐熱性および機械的強度を有する（アルミナ、純度96%：厚さ1.0mm）基板1の上にスクリーン印刷法により、Al系厚膜電極ペーストを塗布した。電極ペースト塗布後、125℃の温度、空気雰囲気中で30分間の乾燥を行い、さらにベルト炉を用いて850℃の温度、空気中で15分間の焼成を行うことにより、下部電極層2を形成了した。次いで、下部電極層2を通常のフォトリソグラフィーとウェットエッチング法により、幅270μm、スペース30μmのライン状に加工し、ロウラインおよび取り出し電極パッドを形成した。

【0078】次いで図2、3に示すように、同様のスクリーン印刷法によりニオブ酸鉛系厚膜ペースト（ESL社製4210-C）3を20μmの厚さに印刷した。この時、下部電極層2は、外部駆動回路に接続するための部分以外はこのパターンに覆われるように設計されている。

【0079】塗布後、下部電極層2と同様に大気中、125℃で乾燥した後、ベルト炉にて大気中、850℃の温度で15分間焼成し、厚膜誘電体層3を形成了した。

【0080】焼成後の厚膜誘電体層3の表面は、結晶粒径と同程度（～1μm）の粗さを有するため、その上に直接薄膜を積層しても、厚膜誘電体層3の表面を完全に被覆することは困難であり、膜厚方向に電界を印加すると、比較的低い電界強度でも絶縁破壊が起こってしまう。

【0081】そこで、本実施例においてはこれらの表面粗さや段差による性能低下を回避するために次の工程を設た。

【0082】図4に示したように、PZT系溶液材料4

を塗布、焼成し、下部電極層2の厚膜誘電体層3の全面にわたって約 $1\text{ }\mu\text{m}$ の厚さに形成した。塗布は通常のスピンドルコート法を使用し、通常のベルト炉で空気雰囲気中700°Cで焼成した。この平坦化処理により表面の粗さを0.1 μm 以下とすることが可能となった。

【0083】次いで、図5に示したようにZnS:Mn発光層5をEB蒸着法により、600nmの膜厚に形成した。この際ZnS:Mnは、Mnを0.5wt%含む材料を用い、図2に示した領域にのみマスク蒸着法により成膜した。

【0084】次いで、同様のEB蒸着法により、Al₂O₃薄膜を図2に示した発光層5と同じ領域に、50nmの厚さにマスク蒸着し、図6に示す上部誘電体層6を形成した。

【0085】その後、図7に示すようにDCスパッタ装置を使用し、ZnO:Alをターゲットとして、ZnO:Alバッファーレイ7を300nmの膜厚に形成した。また、比較サンプル1として、バッファーレイ層を形成しないサンプル、比較サンプル2として、バッファーレイ層を形成しないAl₂O₃薄膜の膜厚を300nmとしたサンプルも作製した。その後、通常のベルト炉を使用し、バッファーレイ7までが形成されたパネルを空気雰囲気中600°Cで、30分間熱処理した。

【0086】また、比較サンプル1として、バッファーレイ層を形成しないサンプル、比較サンプル2として、バッファーレイ層を形成しないAl₂O₃薄膜の膜厚を300nmとしたサンプルも作製し、上記同様アニール処理した。

【0087】さらにその後、図1に示すようにDCスパッタ装置を使用し、ITOからなる透明電極層8を形成した。

【0088】透明電極層8およびバッファーレイ7を、ロウラインを形成する下部電極層2と直交するライン状パターンに加工するために、通常のフォトリソグラフィーとウェットエッチング法を使用し、幅270 μm 、スペース30 μm のカラムラインを形成した。

【0089】図では示していないが、カラムラインと電極パッドを接続するためのAl/Crからなるメタル配線も形成した。

【0090】その後、封止ガラスを表示面側の表面に樹脂接着し、FPCにより外部駆動回路とパネルを電気的に接続し、黄橙色に発光するモノカラーELディスプレイが完成した。

【0091】得られたELディスプレイの発光開始電圧V_{th}は145Vであり、通常のバッファーレイ7を形成していないものとまったく変わらなかった。フレーム周波数120Hz、電圧185Vで駆動した際の発光輝度も通常のものと変わらず、1000cd/m²以上が得られた。

【0092】本発明サンプルは、ZnO系バッファーレイ7を形成せず、上部薄膜誘電体層6を形成した後に、熱

処理を施した比較サンプル1と、V_{th}、輝度等の初期特性はほとんど同じである。本発明の最大の効果は図10に示すように、その輝度安定性の高さである。ここで、図10は、10万時間駆動試験による輝度変化を示したグラフであり、駆動電圧V_{th}+50V、フレーム周波数2kHzでの加速条件下で行い、駆動時間を通常使用する150Hzに換算して表示した。

【0093】従来の、上部薄膜誘電体を100nm形成した後に、熱処理を施して作製した比較サンプル1では、10000時間以上の動作で、急激に輝度が低下しているが、本発明サンプルでは100000時間動作後も初期輝度の8割以上を維持している。

【0094】従来の比較サンプル1の10000時間以降の輝度低下の主要因は非発光個所(ダークスポット)の生成であることを観察し、確認した。非発光個所を解析したところ、Al₂O₃上部薄膜誘電体近傍のZnS:Mn発光層の結晶性低下、イオウの脱離、Al₂O₃との相互拡散等が起こり、最終的に膜剥離に至っていた。このダークスポットの生成は、ZnS:Mn発光層成膜時にZnS:Mn蒸着源ペレットからクラスター状に飛散する粒が付着した部分にのみ観察され、時間経過とともにその面積は増加する傾向が見られた。一方、本発明サンプルでは非発光個所はまったく観察されなかつた。

【0095】また、ZnOバッファーレイ層を形成せず、Al₂O₃上部薄膜誘電体層を300nmにまで厚く形成した比較サンプル2においても同様の輝度安定性の改善効果が観察されたが、V_{th}が190Vにまで増大し、輝度も本発明を適用したEL素子の60%程度しか得られなかつた。V_{th}の増大は前述した通り、Al₂O₃層の厚さの増加に伴う容量の低下に起因するものであり、輝度の低下は厚膜誘電体層と上部薄膜誘電体層の合成容量の低下に伴う、移動電荷量の減少に起因するものである。一方素子の輝度安定性改善についてはAl₂O₃膜厚を厚くしたことにより、熱処理時の酸化が抑制されたためであると考えられる。

【0096】SIMSによる酸素濃度分析を行ったところ、本発明サンプル、およびAl₂O₃を300nmにまで厚くしたサンプル2の発光層の酸素濃度は、従来の比較サンプル1の発光層の酸素濃度よりも2桁以上低いことが判明した。

【0097】ZnOバッファーレイ7を形成せず、ITOからなる透明電極層8を形成した後に熱処理を施した比較サンプル1でも、ZnS:Mn発光層の酸化は抑制されるが、インジウム元素の拡散による同様の輝度低下現象が観察された。

【0098】すなわち本発明を適用することにより、薄い上部薄膜誘電体が被覆しきれない微小な凹凸部を、ZnO系導電膜で完全に被覆した後に熱処理を行うので、発光層の酸化が防止され、100000時間以上の長時

間にわたって輝度が安定したEL素子を得ることが可能になる。また、発光開始電圧 V_{th} を低く抑えることができるので、通常のドライバーIC等を用いることができる、装置のコスト上昇を抑制することもできる。

【0099】

【発明の効果】以上のように本発明によれば、低い電圧で駆動可能な高輝度かつ高い信頼性を有するELディスプレイを実現することができる。

【図面の簡単な説明】

【図1】本発明の薄膜EL素子の基本構成を示した部分断面図である。

【図2】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図3】本発明の薄膜EL素子の製造工程を示した部分上面図である。

【図4】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図5】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図6】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図7】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図8】本発明の薄膜EL素子の上下の誘電体層と、発光層をキャパシタと見なしたときの等価回路図である。

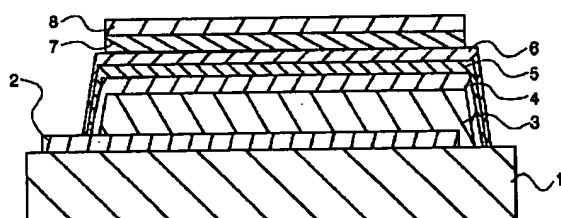
【図9】EL素子に加えられる電圧と電流の関係を示した波形図である。

【図10】10万時間駆動試験による輝度変化を示したグラフである。

【符号の説明】

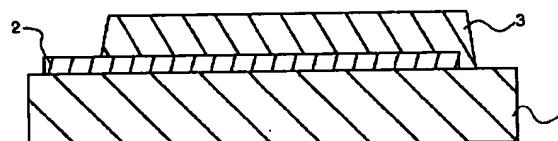
- | | |
|---|----------|
| 1 | 基板 |
| 2 | 下部電極層 |
| 3 | 厚膜誘電体層 |
| 4 | 平坦化層 |
| 5 | 発光層 |
| 6 | 上部薄膜誘電体層 |
| 7 | バッファー層 |
| 8 | 上部透明電極層 |

【図1】

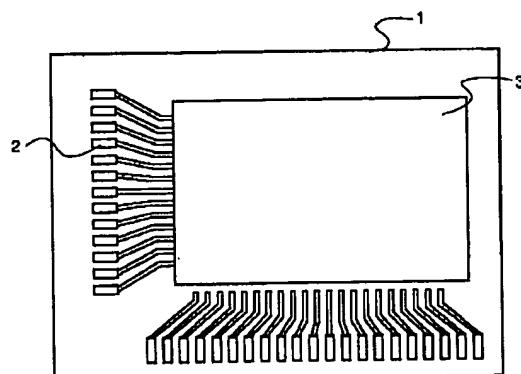


【図3】

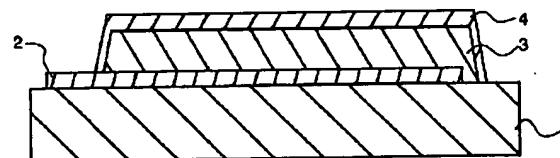
【図2】



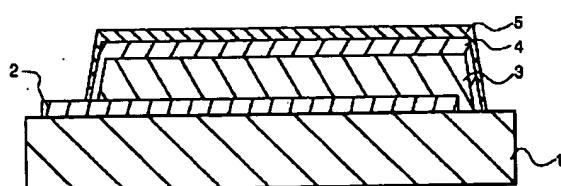
【図4】



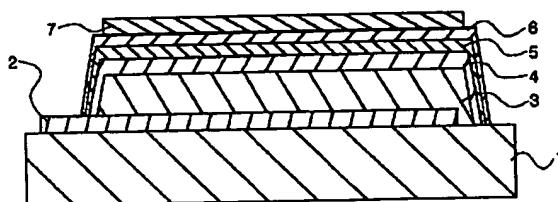
【図5】



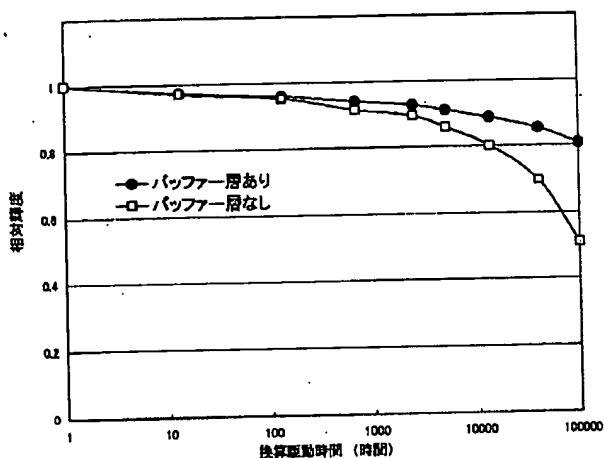
【図6】



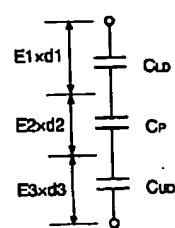
【図 7】



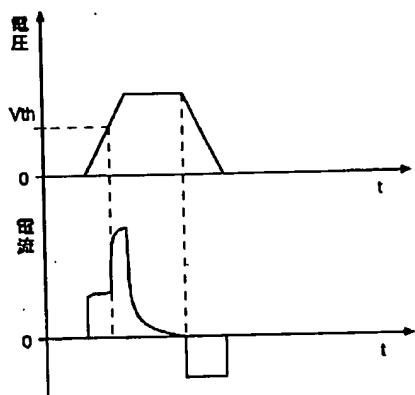
【図 10】



【図 8】



【図 9】



フロントページの続き

F ターム(参考) 3K007 AB02 AB06 AB12 CB04 DA02
DB01 DB02 EA02 EC00 FA01
FA03